

C-3588 核心板产品规格书

文档修改历史

版 本	描 述	日 期
V1.0	文档创建	2023-10-24
V1.1	修正 CAN 的序号和 MIPI CSI 的数量	2024-01-05
V1.2	多个接口定义说明更新网络名	2024-05-07
V2.0	根据 RC2 版本更新多个接口定义说明	2024-05-15

敬告：本文档版权归内容原创公司所有，并保留一切权力。文档内容如有修改更新，请联系提供方获取最新版本，恕不另行通知。

目 录

第 一 章 产品概述.....	3
1.1 产品简介.....	3
1.2 产品特点.....	3
1.3 产品用途.....	3
1.4 主芯片方框图.....	4
1.5 核心板方框图.....	5
1.6 外观接口示意图.....	5
1.7 功能及驱动支持列表.....	6
第 二 章 基本功能列表.....	8
第 三 章 核心板尺寸.....	9
第 四 章 核心板接口定义说明.....	10
第 五 章 电流参数表.....	25
第 六 章 ITX-C3588 参考板	26
第 七 章 资料列表.....	27

第一章 产品概述

1.1 产品简介

C-3588 核心板是一款基于 Rockchip RK3588 芯片设计的主板，采用八核 64 位大小核架构，8nm 先进工艺，集成四核 Cortex-A76、四核 Cortex-A55 和 Mali-G610 MC4 高性能 GPU，主频最高可达 2.4GHz，具备超强的计算性能、2D/3D 图形处理能力和全高清视频编解码能力，完美支持 4Kx2K@60fps 超清解码和 4Kx2K HDMI 超清输出。可用于平板电脑、智能家居、工业自动化和无人驾驶等应用领域，提供配套的源代码、教程、技术资料 and 开发工具，让开发变得更加简单方便，提供多种存储配置选择，用户仅需扩展功能底板，即可快速实现项目研发和量产。

1.2 产品特点

C-3588 核心板具备高性能、先进的制程工艺、强大的图形处理能力、AI 加速器以及多种连接接口等特点，可以满足多样化的应用需求。其具有的特性和功能如下：

- ◆ 高性能处理器：产品采用八核 64 位大小核架构，包括四个 Cortex-A76 高性能核心和四个 Cortex-A55 低功耗核心，可以实现在不同场景下的任务分配，提供卓越的计算性能和功耗平衡。
- ◆ 先进的制程工艺：产品采用 8 纳米制程工艺，具备更高的集成度和更低的功耗，能够提供更高的性能和效能。
- ◆ 强大的图形处理能力：产品集成 ARM 最新的 Mali-G52 GPU，具备优秀的图形渲染和处理能力，支持最新的图形 API 和高清视频播放功能，适用于游戏、多媒体和虚拟现实等领域。
- ◆ AI 加速器：产品内置了先进的 AI 加速器，可用于深度学习推理和图像处理等任务。它支持常见的神经网络框架，如 TensorFlow 和 PyTorch，提供更快速和高效的计算能力。
- ◆ 多种连接接口：产品支持多种连接接口，包括 USB 3.0、PCIe 4.0、DisplayPort 和 HDMI 等，可实现高速数据传输和多屏幕显示等功能。
- ◆ 广泛的应用领域：产品具备出色的性能和功能，适用于多种应用领域，包括智能手机、平板电脑、智能家居、工业自动化和无人驾驶等。

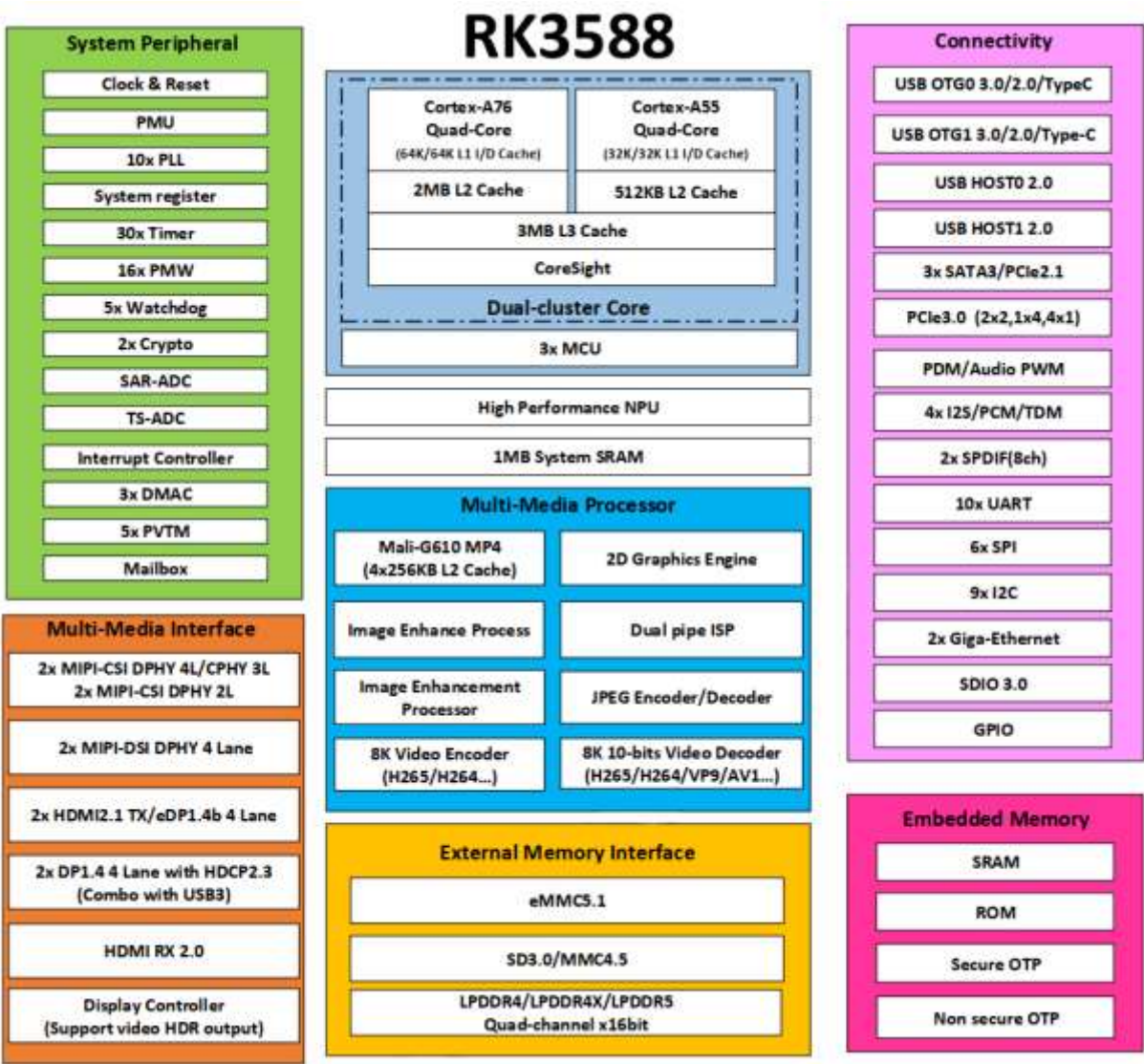
1.3 产品用途

C-3588 核心板的应用范围非常广泛，可以满足智能手机、平板电脑、智能家居、工业自动化和无人驾驶等多个领域的需求。它的高性能、图形处理能力和 AI 加速器使其成为各种应用场景中的理想选择。以下是具体的应用场景：

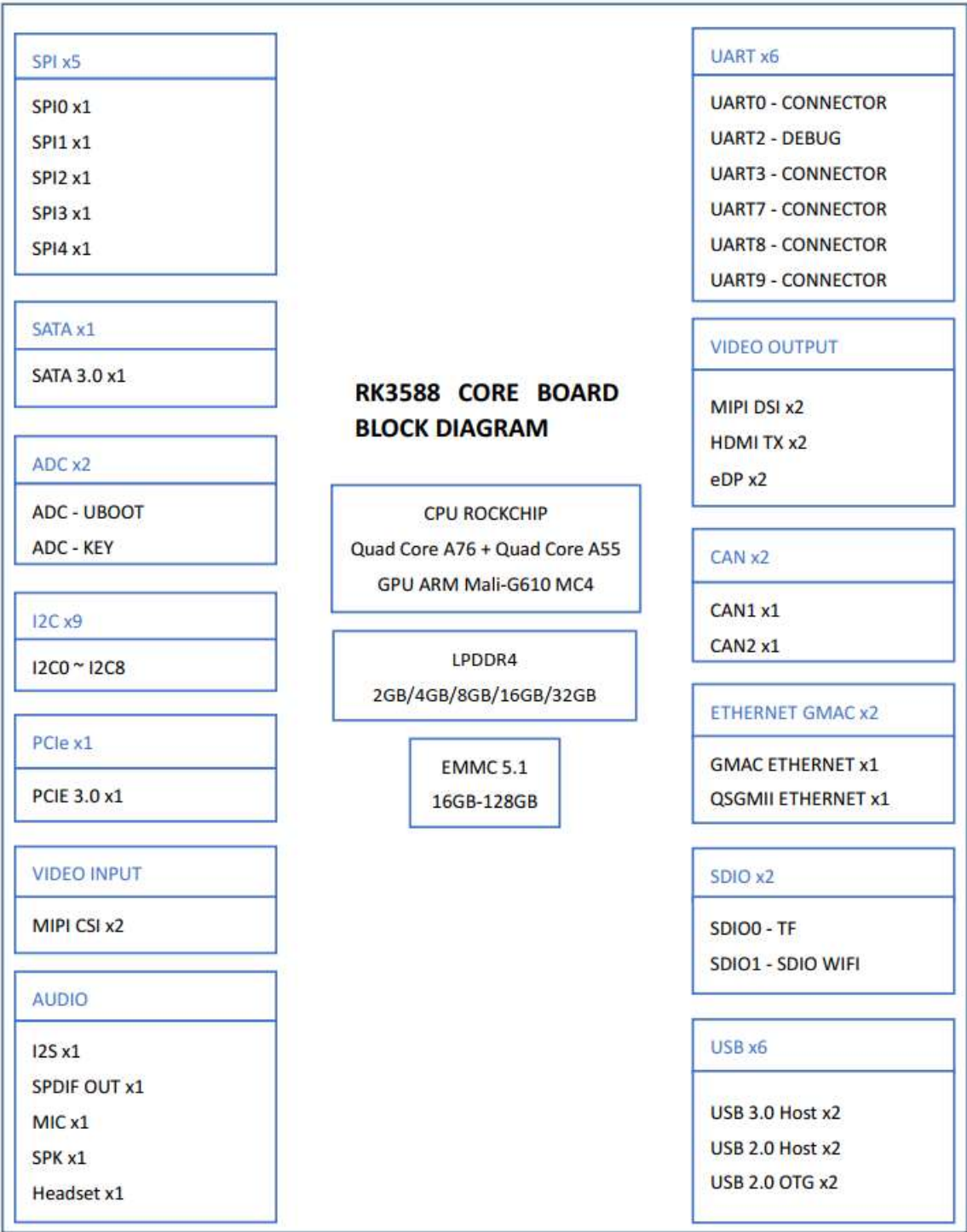
- 智能手机和平板电脑：产品具备强大的计算和图形处理能力，适合高性能的智能手机和平板电脑应用，能够提供流畅的游戏体验、高清视频播放和多任务处理等功能。

- 智能家居和物联网设备：产品用于智能家居设备和物联网设备，如智能音箱、智能摄像头、智能电视和智能家电等。它的高性能和低功耗特点可以提供高效的智能控制和数据处理能力。
- 工业自动化和机器人：产品的强大计算能力和丰富的接口，使其成为工业自动化和机器人领域的理想选择。它可以处理复杂的控制算法和图像处理任务，提高工业生产效率和机器人的智能化水平。
- 智能驾驶和无人驾驶：产品的高性能处理器 AI 加速器可以提供强大的计算和图像处理能力，适用于智能驾驶和无人驾驶系统。它能够处理大量的传感器数据和执行实时的决策算法，提供安全和可靠的自动驾驶功能。

1.4 主芯片方框图



1.5 核心板方框图

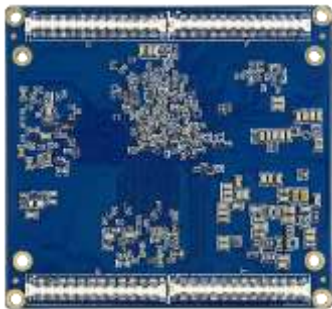


1.6 外观接口示意图

正面：



背面：



1.7 功能及驱动支持列表

C-RK3588 功能及驱动支持列表				
	Android 12	Ubuntu-20.04	Debian 11	Linux Buildroot
硬件功能				
HDMI 1080P 显示	√	√	√	√
MIPI 显示屏(5.5 寸 720x1280 加触摸总成)	√	√	√	√
MIPI 显示屏(5.5 寸 1080x1920 加触摸总成)	√	√	√	√
MIPI 显示屏(7 寸 1024x600 加触摸总成)	√	√	√	√
MIPI 显示屏(7 寸 1200x1920 加触摸总成)	√	√	√	√
MIPI 显示屏(8 寸 800x1280 加触摸总成)	√	√	√	√
MIPI 显示屏(10.1 寸 800x1280 加触摸总成)	√	√	√	√
MIPI 显示屏(10.1 寸 1920x1200 加触摸总成)	√	√	√	√
LVDS 显示屏(10.1 寸 1280x800 加触摸总成)	√	√	√	√
LVDS 显示屏(10.1 寸 800x1280 加触摸总成)	√	√	√	√
LVDS 显示屏(13.3 寸 1920x1080 加触摸总成)	√	√	√	√
eDP 显示屏(13.3 寸 1920x1080 加触摸总成)	√	√	√	√
LED 灯(进系统呼吸灯)	√	√	√	√
RTC(外挂 CP1202, 掉电时间保存)	√	√	√	√
喇叭 (底板可接 6W/8 欧喇叭,播放声音)	√	√	√	√
耳机 (带耳机检测功能)	√	√	√	√
麦克风输入	√	√	√	√
摄像头 USB 接口(双目或单目)	√	√	√	√
2.4GWIFI(WiFi6 iperf3 测试)	√	√	√	√

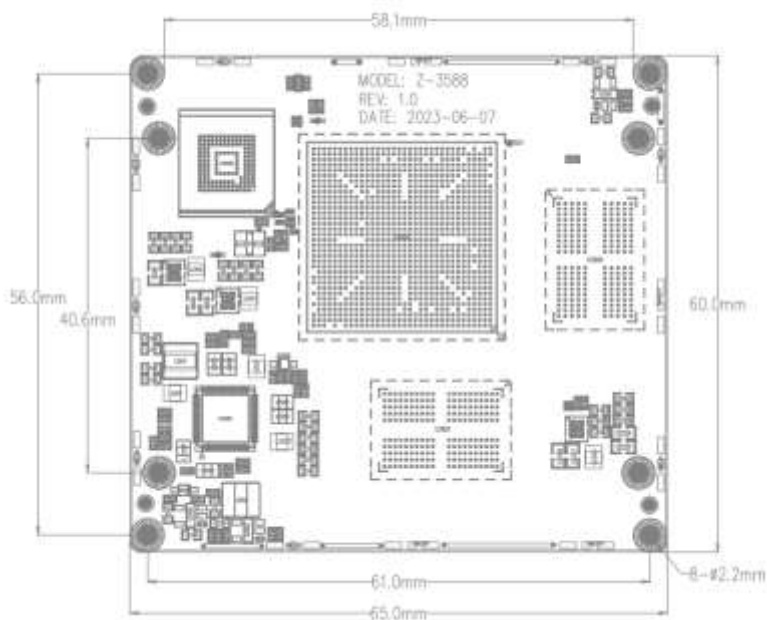
5GWIFI(WiFi6 iperf3 测试)	√	√	√	√
2.4G 蓝牙(WiFi6 支持 BLE 且相互传文件)	√	√	√	√
5G 蓝牙(WiFi6 支持 BLE 且相互传文件)	√	√	√	√
USB2.0 OTG 标准 A 口(主重设备切换, ADB/HOST)	√	√	√	√
USB3.0 HOST 标准 A 口(3.0 U 盘/3.0 USB 相机)	√	√	√	√
USB2.0 HOST 标准 A 口(2.0 U 盘/2.0 USB 相机)	√	√	√	√
USB2.0 HOST 排针式(2.0 U 盘/2.0 USB 相机)	√	√	√	√
PCIE2.0	√	√	√	√
SATA3.0	√	√	√	√
千兆以太网 1 (RTL8211F LED 指示灯及 iperf3 测试)	√	√	√	√
千兆以太网 2 (RTL8211F LED 指示灯及 iperf3 测试)	√	√	√	√
调试串口 (可收发, 也可作为普通串口)	√	√	√	√
串口 0/2/3/6/7/8/9 (可正常收发数据)	√	√	√	√
TF 卡 (测试最大 256G TF 卡相互传文件)	√	√	√	√
复位键 (系统复位功能)	√	√	√	√
升级键 (长按上电能进入烧写模式)	√	√	√	√
4G 通讯 (域格 CLM920、移远 EC20/EC800M)	√	√	√	√
GPS+北斗 BDS	√	√	√	√
总线驱动				
PCIE 驱动	√	√	√	√
SPI 驱动	√	√	√	√
ADC 驱动	√	√	√	√
I2C 驱动	√	√	√	√
PWM 驱动	√	√	√	√
SDIO 驱动	√	√	√	√
GPIO 驱动	√	√	√	√
USB 驱动	√	√	√	√
GT9XX 驱动	√	√	√	√
软件功能				
.H264 视频编码 1080P 60fps	√	√	√	√
.H264 视频解码 4K 60fps	√	√	√	√
.H265 视频编码 1080P 60fps	√	√	√	√
.H265 视频解码 4K 60fps	√	√	√	√
USB 打印机	√	√	√	√
USB 升级	√	√	√	√
TF 卡升级	√			
OTA 升级	√			
定时开关机	√	√	√	√
恢复出厂设置	√			
序列号	√			
MAC 地址	√	√	√	√
休眠唤醒	√	√	√	

第二章 基本功能列表

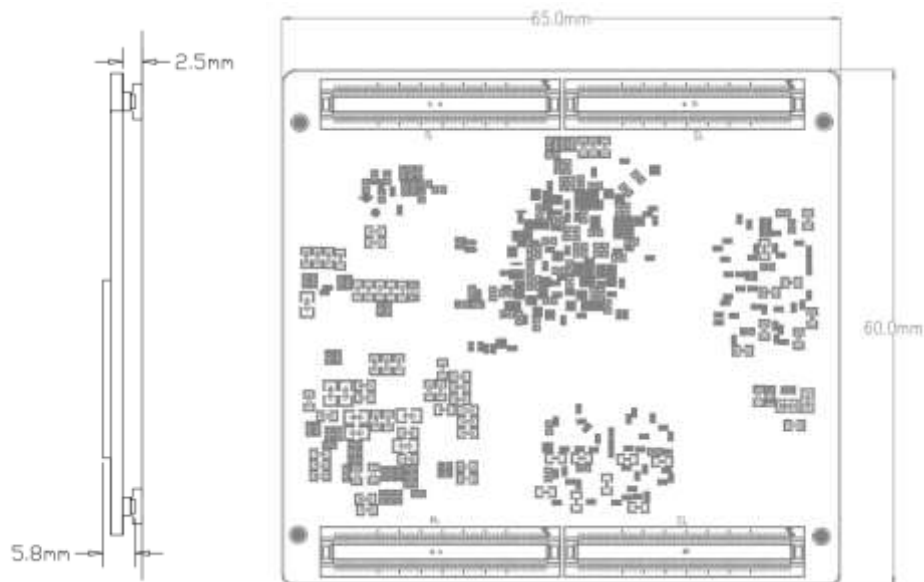
主要硬件参数指标	
核心板尺寸	长*宽*厚（65mm * 60 mm * 5.8mm）
接口类型	BTB 连接器 （4×100Pin 高速座，0.5mm 间距）
连接方式	板对板连接器
CPU	RK3588，八核 64 位大小核架构，四核 Cortex-A76 +四核 Cortex-A55，基于高端 8nm 工艺打造，主频最高 2.4GHz
GPU	ARM Mali-G610 MC4，支持 OpenGL ES 1.1/2.0/3.1/3.2，Vulkan 1.1/1.2，OpenCL 1.1/1.2/2.0，内嵌高性能 2D 图像加速模块
NPU	6TOPS 算力，三核架构，支持 int4/int8/int16/FP16/BF16/TF32
多媒体	支持 H.265/H.264/AV1/VP9/AVS2 视频解码，最高 8K60FPS；支持 H.264/H.265 视频编码，最高 8K30FPS
内存	LPDDR4 标配 4GB，选配 8GB/16GB/32GB
存储	eMMC 5.1 标配 32GB，选配 64GB/128GB/256GB
电源管理	RK806-1
电源输入	支持 4.0V 直流电源输入（电源误差±3%）
环境要求	工作温度-20℃～70℃，存储温度-30℃～80℃，工作湿度 0%~95%（不结露）
炉温要求	过炉温度 260℃，核心板放置于炉内 110℃ 烤机 12 小时后再贴片
SDK 开发	提供完整的软件开发 SDK、开发文档、技术资料、开发教程等配套资料
支持系统	支持 Android 12、Ubuntu-20.04、Debian 11、Buildroot+QT 等操作系统
核心板常用接口	
HDMI	2 路 HDMI TX 2.1 接口，最高支持 7680*4320@60Hz 输出
MIPI DSI	2 路 MIPI DPHY 2.0 接口，最高支持 4K@60Hz 输出
LVDS	1 路 LVDS 接口(与 MIPI_DSI 结合使用)，支持 RGB888 和 RGB666 输入
eDP	2 路 eDP 1.3 接口，最高支持 2560*1600@60fps 输出
SDIO	2 路 SDIO 3.0 接口，通过 SDIO 接口可扩展 WiFi+蓝牙二合一模块和 TF 卡
以太网	2 路千兆网络控制器 RGMII，支持 10/100/1000Mbps 数据传输速率
USB	2 路 USB2.0 host，2 路 USB 2.0 OTG，2 路 USB 3.0 host
SATA	1 路 SATA 控制器，兼容 Serial ATA 3.3 和 AHCI Revision 1.3.1
CAN	2 路 CAN 控制器，支持可调时钟速率和比特(波特)率
PCIe	1 路 PCIe 控制器，支持 PCIe 3.1(8Gbps)协议，并向下兼容 PCIe 2.1 和 PCIe 1.1 协议
SPI	5 路 SPI 控制器（SPI0～SPI4），支持串行主和串行从模式，软件可配置
I2C	9 路 I2C 接口（I2C0～I2C8），软件可编程时钟频率
UART	6 路 UART 接口，支持 UART 操作的不同输入时钟
摄像头	2 路 MIPI-CSI (4 通道输入)摄像头，内置 48M ISP 图像信号处理器 支持单目 800W 或双目 200W 摄像头
其他接口	多组 GPIO，4 路 I2S，2 路 ADC，2 路 DAC

第三章 核心板尺寸

PCB 大小为 65mm 长*60mm 宽*5.8mm 厚，相应的物理尺寸参数如下图所示。



正面图 Top view



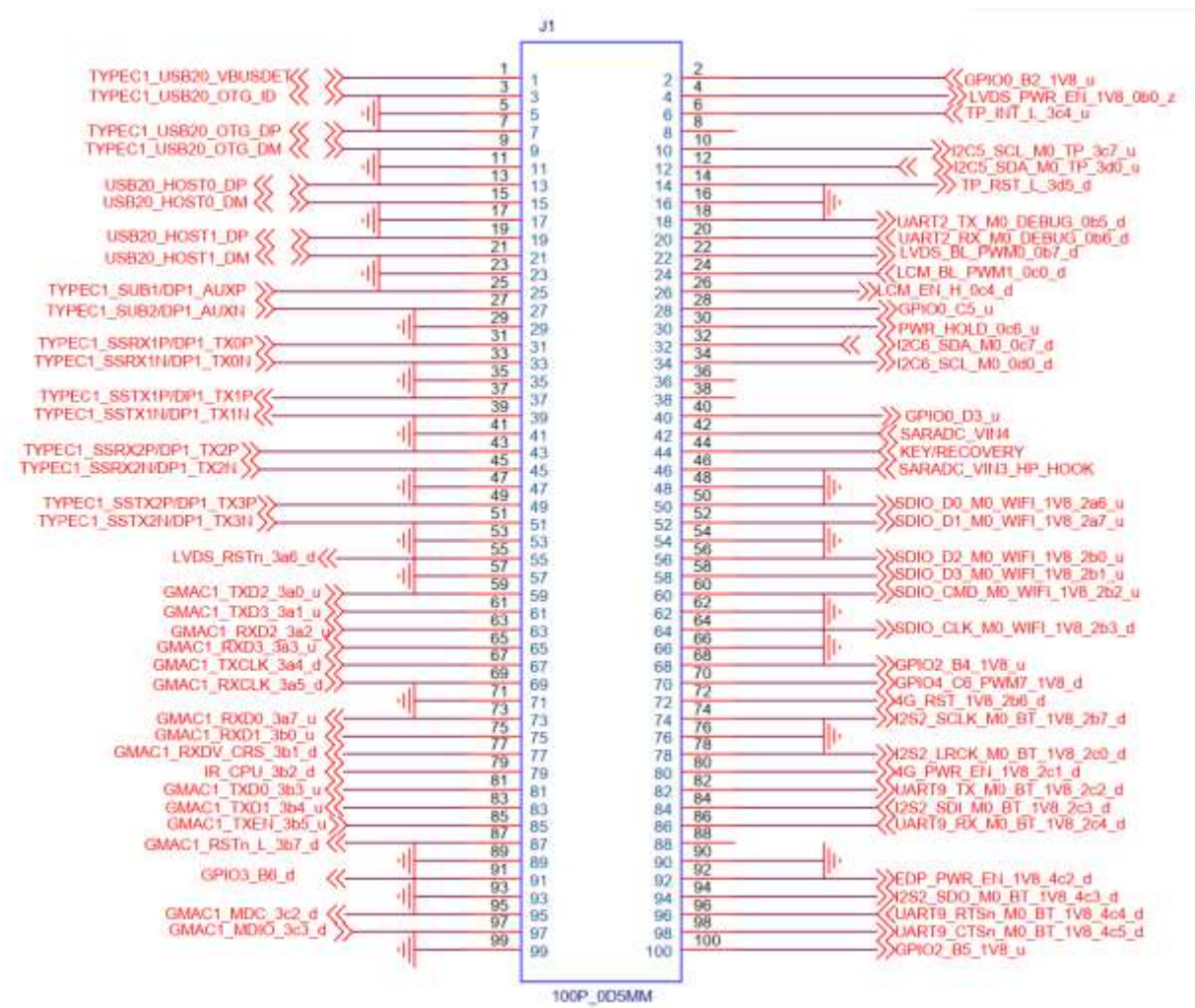
侧面图 Side view

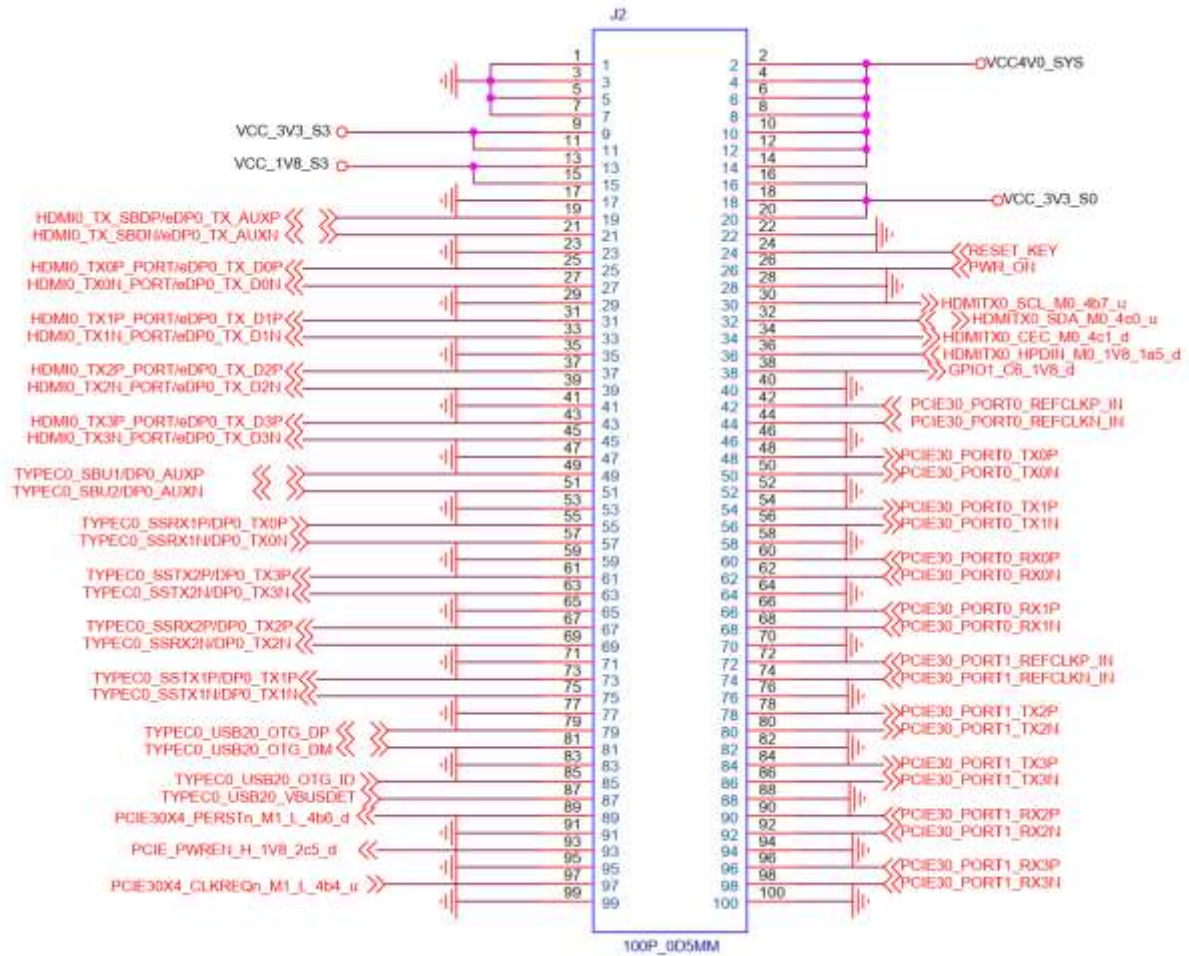
反面图 Bottom view

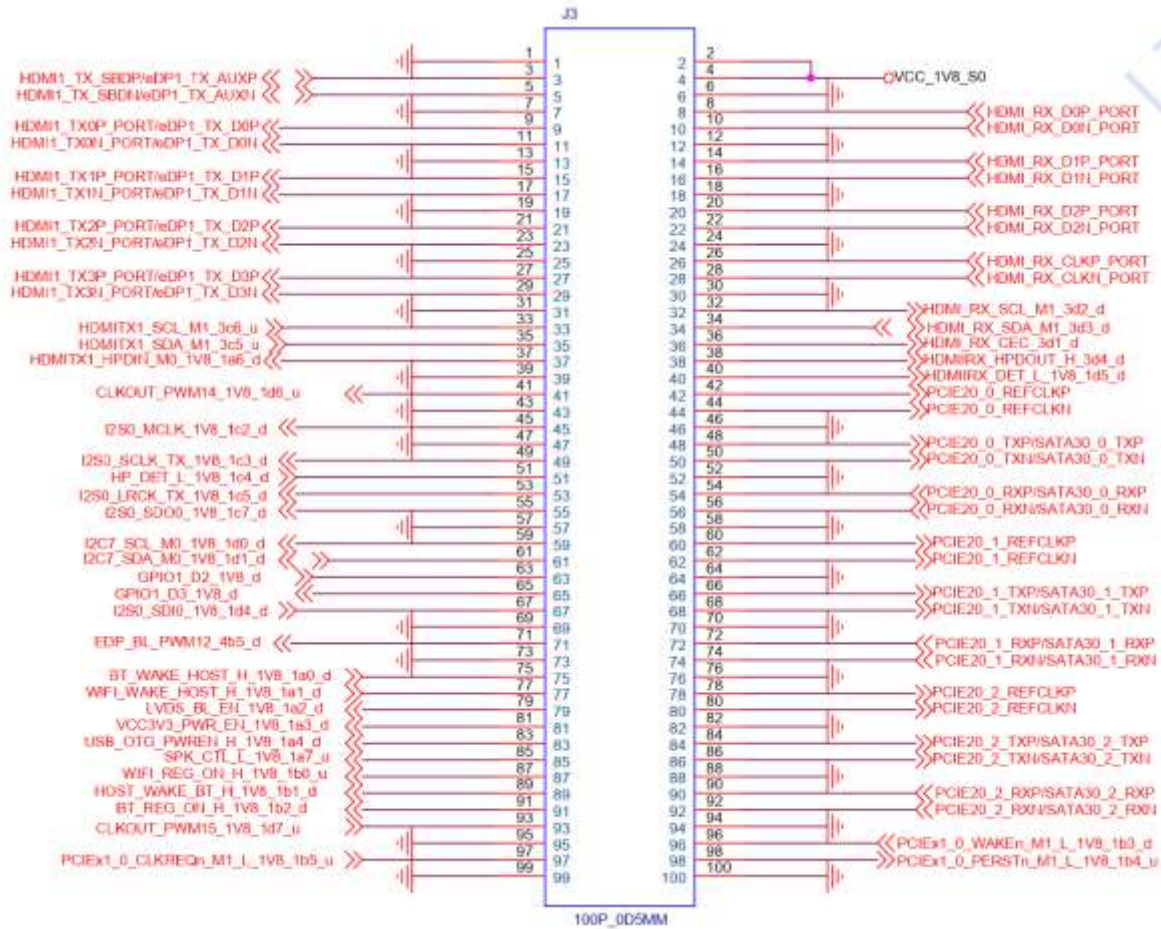
第四章 核心板接口定义说明

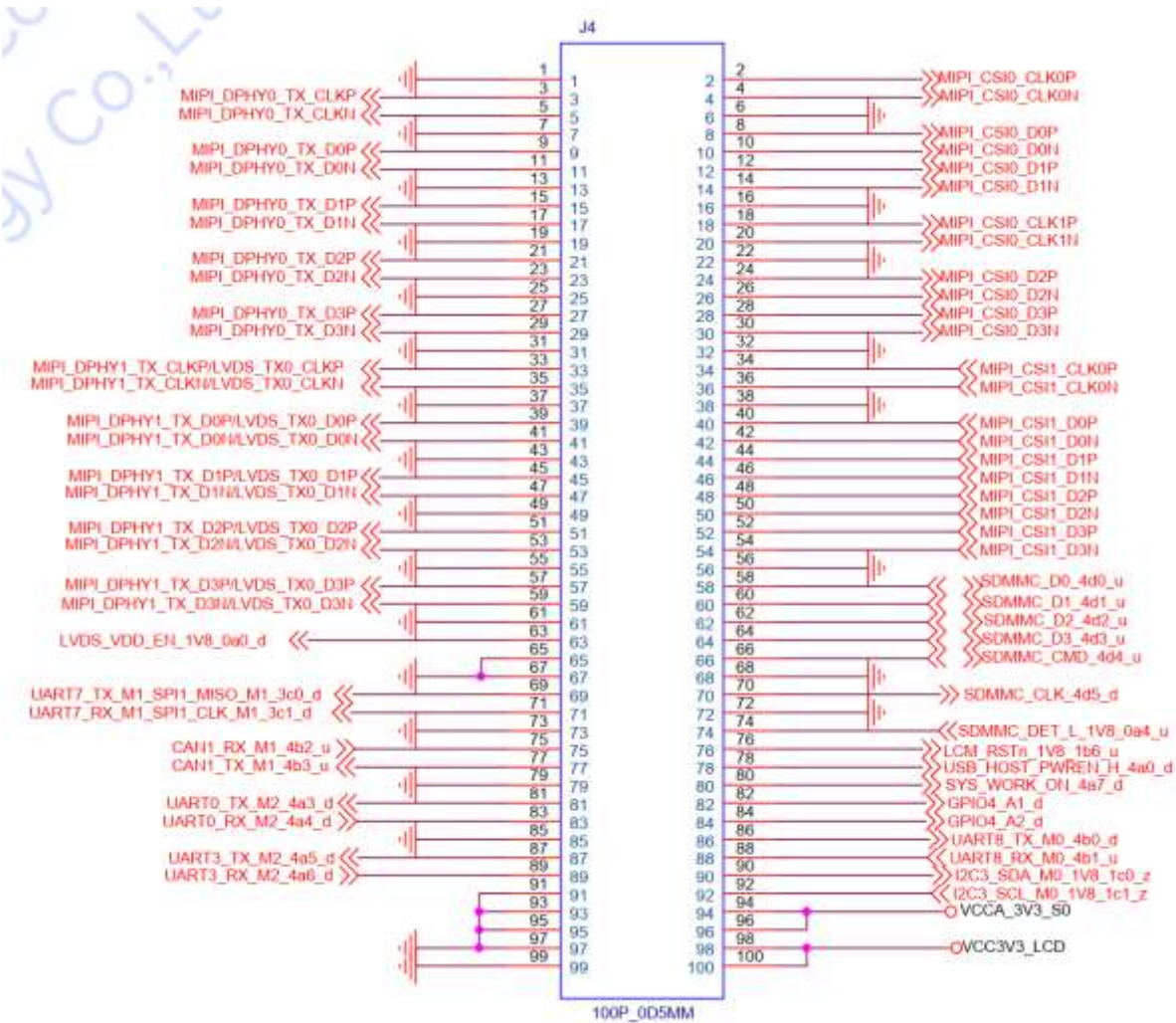
C-3588 核心板接口信号定义如下，提供了 CPU 全部的功能信号。如需自定义底板设计，详细设计阶段我司将提供参考原理图和信号说明文档。

核心板的接口示意图

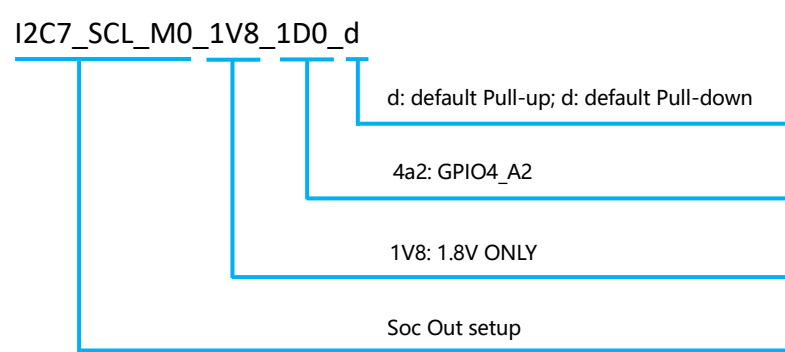








核心板接口的网络名定义如下：



核心板接口定义说明

Types: I = Input, O = Output, I/O = Input/Output, A = Analog, AI= Analog Input, AO=Analog Output, G= Ground,
P = power, A I/O = Analog Input/Output, OD= Open-Drain, NA=Unknown

Pin	J1 Core board pin definition	Type	Function for Mainboard	Default function description
1	TYPEC1_USB20_VBUSDET	I	TYPEC1_USB20_VBUSDET	TYPEC1_USB20_VBUSDET
2	GPIO0_B2_1V8_u	I/O	GPIO0_B2_1V8_u	GPIO0_B2_1V8_u
3	TYPEC1_USB20_OTG_ID	I	TYPEC1_USB20_OTG_ID	TYPEC1_USB20_OTG_ID
4	LVDS_PWR_EN1V8_0b0_z	I/O	LVDS_PWR_EN1V8_0b0_z	LVDS_PWR_EN1V8_0b0_z
5	GND	G	GND	Power Ground
6	TP_INT_L_3c4_u	I/O	TP_INT_L_3c4_u	TP_INT_L_3c4_u
7	TYPEC1_USB20_OTG_DP	I/O	TYPEC1_USB20_OTG_DP	TYPEC1_USB20_OTG_DP
8				
9	TYPEC1_USB20_OTG_DM	I/O	TYPEC1_USB20_OTG_DM	TYPEC1_USB20_OTG_DM
10	I2C5_SCL_M0_TP_3c7_u	I/O	I2C5_SCL_M0_TP_3c7_u	I2C5_SCL_M0_TP_3c7_u
11	GND	G	GND	Power Ground
12	I2C5_SDA_M0_TP_3d0_u	I/O	I2C5_SDA_M0_TP_3d0_u	I2C5_SDA_M0_TP_3d0_u
13	USB20_HOST0_DP	I/O	USB20_HOST0_DP	USB20_HOST0_DP
14	TP_RST_L_3d5_d	I/O	TP_RST_L_3d5_d	TP_RST_L_3d5_d
15	USB20_HOST0_DM	I/O	USB20_HOST0_DM	USB20_HOST0_DM
16	GND	G	GND	Power Ground
17	GND	G	GND	Power Ground
18	UART2_TX_M0_DEBUG_0b5_d	I/O	UART2_TX_M0_DEBUG_0b5_d	UART2_TX_M0_DEBUG_0b5_d
19	USB20_HOST1_DP	I/O	USB20_HOST1_DP	USB20_HOST1_DP
20	UART2_RX_M0_DEBUG_0b6_d	I/O	UART2_RX_M0_DEBUG_0b6_d	UART2_RX_M0_DEBUG_0b6_d
21	USB20_HOST1_DM	I/O	USB20_HOST1_DM	USB20_HOST1_DM
22	LVDS_BL_PWM0_0b7_d	I/O	LCD_BL_PWM_0b7_d	LCD_BL_PWM_0b7_d
23	GND	G	GND	Power Ground
24	LCM_BL_PWM1_0c0_d	I/O	LCD_BL_PWM1_0c0_d	LCD_BL_PWM1_0c0_d
25	TYPEC1_SUB1/DP1_AUXP	I/O	TYPEC1_SUB1/DP1_AUXP	TYPEC1_SUB1/DP1_AUXP
26	LCM_EN_H_0c4_d	I/O	LCD_EN_H_0c4_d	LCD_EN_H_0c4_d
27	TYPEC1_SUB2/DP1_AUXN	I/O	TYPEC1_SUB2/DP1_AUXN	TYPEC1_SUB2/DP1_AUXN
28	GPIO0_C5_u	I/O	GPIO0_C5_u	GPIO0_C5_u
29	GND	G	GND	Power Ground
30	PWR_HOLD_0c6_u	I/O	PWR_HOLD_0c6_u	PWR_HOLD_0c6_u
31	TYPEC1_SSRX1P/DP1_TX0P	I/O	TYPEC1_SSRX1P/DP1_TX0P	TYPEC1_SSRX1P/DP1_TX0P
32	I2C6_SDA_M0_0c7_d	I/O	I2C6_SDA_M0_0c7_d	I2C6_SDA_M0_0c7_d
33	TYPEC1_SSRX1N/DP1_TX0N	I/O	TYPEC1_SSRX1N/DP1_TX0N	TYPEC1_SSRX1N/DP1_TX0N
34	I2C6_SCL_M0_0d0_d	I/O	I2C6_SCL_M0_0d0_d	I2C6_SCL_M0_0d0_d
35	GND	G	GND	Power Ground
36				

37	TYPEC1_SSTX1P/DP1_TX1P	O	TYPEC1_SSTX1P/DP1_TX1P	TYPEC1_SSTX1P/DP1_TX1P
38				
39	TYPEC1_SSTX1N/DP1_TX1N	O	TYPEC1_SSTX1N/DP1_TX1N	TYPEC1_SSTX1N/DP1_TX1N
40	GPIO0_D3_u	I/O	GPIO0_D3_u	GPIO0_D3_u
41	GND	G	GND	Power Ground
42	SARADC_VIN4	I	SARADC_VIN4	SARADC_VIN4
43	TYPEC1_SSRX2P/DP1_TX2P	I	TYPEC1_SSRX2P/DP1_TX2P	TYPEC1_SSRX2P/DP1_TX2P
44	KEY/RECOVERY	I	KEY/RECOVERY	KEY/RECOVERY
45	TYPEC1_SSRX2N/DP1_TX2N	I	TYPEC1_SSRX2N/DP1_TX2N	TYPEC1_SSRX2N/DP1_TX2N
46	SARADC_VIN3_HP_HOOK	I	SARADC_VIN3_HP_HOOK	SARADC_VIN3_HP_HOOK
47	GND	G	GND	Power Ground
48	GND	G	GND	Power Ground
49	TYPEC1_SSTX2P/DP1_TX3P	O	TYPEC1_SSTX2P/DP1_TX3P	TYPEC1_SSTX2P/DP1_TX3P
50	SDIO_D0_M0_WIFI_1V8_2a6_u	I/O	SDIO_D0_M0_WIFI_1V8_2a6_u	SDIO_D0_M0_WIFI_1V8_2a6_u
51	TYPEC1_SSTX2N/DP1_TX3N	O	TYPEC1_SSTX2N/DP1_TX3N	TYPEC1_SSTX2N/DP1_TX3N
52	SDIO_D1_M0_WIFI_1V8_2a7_u	I/O	SDIO_D1_M0_WIFI_1V8_2a7_u	SDIO_D1_M0_WIFI_1V8_2a7_u
53	GND	G	GND	Power Ground
54	GND	G	GND	Power Ground
55	LVDS_RSTn_3a6_d	I/O	LVDS_RSTn_3a6_d	LVDS_RSTn_3a6_d
56	SDIO_D2_M0_WIFI_1V8_2b0_u	I/O	SDIO_D2_M0_WIFI_1V8_2b0_u	SDIO_D2_M0_WIFI_1V8_2b0_u
57	GND	G	GND	Power Ground
58	SDIO_D3_M0_WIFI_1V8_2b1_u	I/O	SDIO_D3_M0_WIFI_1V8_2b1_u	SDIO_D3_M0_WIFI_1V8_2b1_u
59	GMAC1_TXD2_3a0_u	I/O	GMAC1_TXD2_3a0_u	GMAC1_TXD2_3a0_u
60	SDIO_CMD_M0_WIFI_1V8_2b2_u	I/O	SDIO_CMD_M0_WIFI_1V8_2b2_u	SDIO_CMD_M0_WIFI_1V8_2b2_u
61	GMAC1_TXD3_3a1_u	I/O	GMAC1_TXD3_3a1_u	GMAC1_TXD3_3a1_u
62	GND	G	GND	Power Ground
63	GMAC1_RXD2_3a2_u	I/O	GMAC1_TXD2_3a2_u	GMAC1_TXD2_3a2_u
64	SDIO_CLK_M0_WIFI_1V8_2b3_d	I/O	SDIO_CLK_M0_WIFI_1V8_2b3_d	SDIO_CLK_M0_WIFI_1V8_2b3_d
65	GMAC1_RXD3_3a3_u	I/O	GMAC1_TXD3_3a3_u	GMAC1_TXD3_3a3_u
66	GND	G	GND	Power Ground
67	GMAC1_TXCLK_3a4_d	I/O	GMAC1_TXCLK_3a4_d	GMAC1_TXCLK_3a4_d
68	GPIO2_B4_1V8_u	I/O	GPIO2_B4_1V8_u	GPIO2_B4_1V8_u
69	GMAC1_RXCLK_3a5_d	I/O	GMAC1_RXCLK_3a5_d	GMAC1_RXCLK_3a5_d
70	GPIO4_C6_PWM7_1V8_d	I/O	GPIO4_C6_PWM7_1V8_d	GPIO4_C6_PWM7_1V8_d
71	GND	G	GND	Power Ground
72	4G_RST_1V8_2b6_d	I/O	4G_RST_1V8_2b6_d	4G_RST_1V8_2b6_d
73	GMAC1_RXD0_3a7_u	I/O	GMAC1_RXD0_3a7_u	GMAC1_RXD0_3a7_u

74	I2S2_SCLK_M0_BT_1V8_2b7_d	I/O	I2S2_SCLK_M0_BT_1V8_2b7_d	I2S2_SCLK_M0_BT_1V8_2b7_d
75	GMAC1_RXD1_3b0_u	I/O	GMAC1_RXD1_3b0_u	GMAC1_RXD1_3b0_u
76	GND	G	GND	Power Ground
77	GMAC1_RXDV_CRS_3b1_d	I/O	GMAC1_RXDV_CRS_3b1_d	GMAC1_RXDV_CRS_3b1_d
78	I2S2_LRCK_M0_BT_1V8_2c0_d	I/O	I2S2_LRCK_M0_BT_1V8_2c0_d	I2S2_LRCK_M0_BT_1V8_2c0_d
79	IR_CPU_3b2_d	I/O	IR_CPU_3b2_d	IR_CPU_3b2_d
80	4G_PWR_EN_1V8_2c1_d	I/O	4G_PWR_EN_1V8_2c1_d	4G_PWR_EN_1V8_2c1_d
81	GMAC1_TXD0_3b3_u	I/O	GMAC1_TXD0_3b3_u	GMAC1_TXD0_3b3_u
82	UART9_TX_M0_BT_1V8_2c2_d	I/O	UART9_TX_M0_BT_1V8_2c2_d	UART9_TX_M0_BT_1V8_2c2_d
83	GMAC1_TXD1_3b4_u	I/O	GMAC1_TXD1_3b4_u	GMAC1_TXD1_3b4_u
84	I2S2_SDI_M0_BT_1V8_2c3_d	I/O	I2S2_SDI_M0_BT_1V8_2c3_d	I2S2_SDI_M0_BT_1V8_2c3_d
85	GMAC1_TXEN_3b5_u	I/O	GMAC1_TXEN_3b5_u	GMAC1_TXEN_3b5_u
86	UART9_RX_M0_BT_1V8_2c4_d	I/O	UART9_RX_M0_BT_1V8_2c4_d	UART9_RX_M0_BT_1V8_2c4_d
87	GMAC1_RSTn_L_3b7_d	I/O	GMAC1_RSTn_L_3b7_d	GMAC1_RSTn_L_3b7_d
88				
89	GND	G	GND	Power Ground
90	GND	G	GND	Power Ground
91	GPIO3_B6_d	I/O	GPIO3_B6_d	GPIO3_B6_d
92	EDP_PWR_EN_1V8_4c2_d	I/O	EDP_PWR_EN_1V8_4c2_d	EDP_PWR_EN_1V8_4c2_d
93	GND	G	GND	Power Ground
94	I2S2_SDO_M0_BT_1V8_4c3_d	I/O	I2S2_SDO_M0_BT_1V8_4c3_d	I2S2_SDO_M0_BT_1V8_4c3_d
95	GMAC1_MDC_3c2_d	I/O	GMAC1_MDC_3c2_d	GMAC1_MDC_3c2_d
96	UART9_RTSn_M0_BT_1V8_4c4_d	I/O	UART9_RTSn_M0_BT_1V8_4c4_d	UART9_RTSn_M0_BT_1V8_4c4_d
97	GMAC1_MDIO_3c3_d	I/O	GMAC1_MDIO_3c3_d	GMAC1_MDIO_3c3_d
98	UART9_CTSn_M0_BT_1V8_4c5_d	I/O	UART9_CTSn_M0_BT_1V8_4c5_d	UART9_CTSn_M0_BT_1V8_4c5_d
99	GND	G	GND	Power Ground
100	GPIO2_B5_1V8_u	I/O	GPIO2_B5_1V8_u	GPIO2_B5_1V8_u
Pin	J2 Core board pin definition	Type	Function for Mainboard	Default function description
1	GND	G	GND	Power Ground
2	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
3	GND	G	GND	Power Ground
4	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
5	GND	G	GND	Power Ground
6	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
7	GND	G	GND	Power Ground
8	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
9	VCC_3V3_S3	O	VCC_3V3_S3	VCC_3V3_S3

10	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
11	VCC_3V3_S3	O	VCC_3V3_S3	VCC_3V3_S3
12	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
13	VCC_1V8_S3	O	VCC_1V8_S3	VCC_1V8_S3
14	VCC4V0_SYS	I	VCC4V0_SYS	VCC4V0_SYS
15	VCC_1V8_S3	O	VCC_1V8_S3	VCC_1V8_S3
16	VCC_3V3_S0	O	VCC_3V3_S0	VCC_3V3_S0
17	GND	G	GND	Power Ground
18	VCC_3V3_S0	O	VCC_3V3_S0	VCC_3V3_S0
19	HDMI0_TX_SBDP/eDP0_TX_AUXP	O	HDMI0_TX_SBDP/eDP0_TX_AUXP	HDMI0_TX_SBDP/eDP0_TX_AUXP
20	VCC_3V3_S0	O	VCC_3V3_S0	VCC_3V3_S0
21	HDMI0_TX_SBDN/eDP0_TX_AUXN	O	HDMI0_TX_SBDN/eDP0_TX_AUXN	HDMI0_TX_SBDN/eDP0_TX_AUXN
22	GND	G	GND	Power Ground
23	GND	G	GND	Power Ground
24	RESET_KEY	I	RESET_KEY	RESET_KEY
25	HDMI0_TX0P_PORT/eDP0_TX_D0P	O	HDMI0_TX0P_PORT/eDP0_TX_D0P	HDMI0_TX0P_PORT/eDP0_TX_D0P
26	PWR_ON	I/O	PWR_ON	PWR_ON
27	HDMI0_TX0N_PORT/eDP0_TX_D0N	O	HDMI0_TX0N_PORT/eDP0_TX_D0N	HDMI0_TX0N_PORT/eDP0_TX_D0N
28	GND	G	GND	Power Ground
29	GND	G	GND	Power Ground
30	HDMITX0_SCL_M0_4b7_u	O	HDMITX0_SCL_M0_4b7_u	HDMITX0_SCL_M0_4b7_u
31	HDMI0_TX1P_PORT/eDP0_TX_D1P	O	HDMI0_TX1P_PORT/eDP0_TX_D1P	HDMI0_TX1P_PORT/eDP0_TX_D1P
32	HDMITX0_SDA_M0_4c0_u	O	HDMITX0_SDA_M0_4c0_u	HDMITX0_SDA_M0_4c0_u
33	HDMI0_TX1N_PORT/eDP0_TX_D1N	O	HDMI0_TX1N_PORT/eDP0_TX_D1N	HDMI0_TX1N_PORT/eDP0_TX_D1N
34	HDMITX0_CEC_M0_4c1_d	O	HDMITX0_CEC_M0_4c1_d	HDMITX0_CEC_M0_4c1_d
35	GND	G	GND	Power Ground
36	HDMITX0_HPDIN_M0_1V8_1a5_d	O	HDMITX0_HPDIN_M0_1V8_1a5_d	HDMITX0_HPDIN_M0_1V8_1a5_d
37	HDMI0_TX2P_PORT/eDP0_TX_D2P	O	HDMI0_TX2P_PORT/eDP0_TX_D2P	HDMI0_TX2P_PORT/eDP0_TX_D2P
38	GPIO1_C6_1V8_d	I/O	GPIO1_C6_1V8_d	GPIO1_C6_1V8_d
39	HDMI0_TX2N_PORT/eDP0_TX_D2N	O	HDMI0_TX2N_PORT/eDP0_TX_D2N	HDMI0_TX2N_PORT/eDP0_TX_D2N
40	GND	G	GND	Power Ground
41	GND	G	GND	Power Ground
42	PCIE30_PORT0_REFCLKP_IN	I	PCIE30_PORT0_REFCLKP_IN	PCIE30_PORT0_REFCLKP_IN
43	HDMI0_TX3P_PORT/eDP0_TX_D3P	O	HDMI0_TX3P_PORT/eDP0_TX_D3P	HDMI0_TX3P_PORT/eDP0_TX_D3P
44	PCIE30_PORT0_REFCLKN_IN	I	PCIE30_PORT0_REFCLKN_IN	PCIE30_PORT0_REFCLKN_IN
45	HDMI0_TX3N_PORT/eDP0_TX_D3N	O	HDMI0_TX3N_PORT/eDP0_TX_D3N	HDMI0_TX3N_PORT/eDP0_TX_D3N
46	GND	G	GND	Power Ground

47	GND	G	GND	Power Ground
48	PCIE30_PORT0_TX0P	O	PCIE30_PORT0_TX0P	PCIE30_PORT0_TX0P
49	TYPECO_SBU1/DP0_AUXP	I/O	TYPECO_SBU1/DP0_AUXP	TYPECO_SBU1/DP0_AUXP
50	PCIE30_PORT0_TX0N	O	PCIE30_PORT0_TX0N	PCIE30_PORT0_TX0N
51	TYPECO_SBU2/DP0_AUXN	I/O	TYPECO_SBU2/DP0_AUXN	TYPECO_SBU2/DP0_AUXN
52	GND	G	GND	Power Ground
53	GND	G	GND	Power Ground
54	PCIE30_PORT0_TX1P	O	PCIE30_PORT0_TX1P	PCIE30_PORT0_TX1P
55	TYPECO_SSRX1P/DP0_TX0P	I/O	TYPECO_SSRX1P/DP0_TX0P	TYPECO_SSRX1P/DP0_TX0P
56	PCIE30_PORT0_TX1N	O	PCIE30_PORT0_TX1N	PCIE30_PORT0_TX1N
57	TYPECO_SSRX1N/DP0_TX0N	I/O	TYPECO_SSRX1N/DP0_TX0N	TYPECO_SSRX1N/DP0_TX0N
58	GND	G	GND	Power Ground
59	GND	G	GND	Power Ground
60	PCIE30_PORT0_RX0P	I	PCIE30_PORT0_RX0P	PCIE30_PORT0_RX0P
61	TYPECO_SSTX2P/DP0_TX3P	I/O	TYPECO_SSTX2P/DP0_TX3P	TYPECO_SSTX2P/DP0_TX3P
62	PCIE30_PORT0_RX0N	I	PCIE30_PORT0_RX0N	PCIE30_PORT0_RX0N
63	TYPECO_SSTX2N/DP0_TX3N	I/O	TYPECO_SSTX2N/DP0_TX3N	TYPECO_SSTX2N/DP0_TX3N
64	GND	G	GND	Power Ground
65	GND	G	GND	Power Ground
66	PCIE30_PORT0_RX1P	I	PCIE30_PORT0_RX1P	PCIE30_PORT0_RX1P
67	TYPECO_SSRX2P/DP0_TX2P	I/O	TYPECO_SSRX2P/DP0_TX2P	TYPECO_SSRX2P/DP0_TX2P
68	PCIE30_PORT0_RX1N	I	PCIE30_PORT0_RX1N	PCIE30_PORT0_RX1N
69	TYPECO_SSRX2N/DP0_TX2N	I/O	TYPECO_SSRX2N/DP0_TX2N	TYPECO_SSRX2N/DP0_TX2N
70	GND	G	GND	Power Ground
71	GND	G	GND	Power Ground
72	PCIE30_PORT1_REFCLKP_IN	I	PCIE30_PORT1_REFCLKP_IN	PCIE30_PORT1_REFCLKP_IN
73	TYPECO_SSTX1P/DP0_TX1P	I/O	TYPECO_SSTX1P/DP0_TX1P	TYPECO_SSTX1P/DP0_TX1P
74	PCIE30_PORT1_REFCLKN_IN	I	PCIE30_PORT1_REFCLKN_IN	PCIE30_PORT1_REFCLKN_IN
75	TYPECO_SSTX1N/DP0_TX1N	I/O	TYPECO_SSTX1N/DP0_TX1N	TYPECO_SSTX1N/DP0_TX1N
76	GND	G	GND	Power Ground
77	GND	G	GND	Power Ground
78	PCIE30_PORT1_TX2P	O	PCIE30_PORT1_TX2P	PCIE30_PORT1_TX2P
79	TYPECO_USB20_OTG_DP	I/O	TYPECO_USB20_OTG_DP	TYPECO_USB20_OTG_DP
80	PCIE30_PORT1_TX2N	O	PCIE30_PORT1_TX2N	PCIE30_PORT1_TX2N
81	TYPECO_USB20_OTG_DM	I/O	TYPECO_USB20_OTG_DM	TYPECO_USB20_OTG_DM
82	GND	G	GND	Power Ground
83	GND	G	GND	Power Ground

84	PCIE30_PORT1_TX3P	O	PCIE30_PORT1_TX3P	PCIE30_PORT1_TX3P
85	TYPECO_USB20_OTG_ID	I	TYPECO_USB20_OTG_ID	TYPECO_USB20_OTG_ID
86	PCIE30_PORT1_TX3N	O	PCIE30_PORT1_TX3N	PCIE30_PORT1_TX3N
87	TYPECO_USB20_VBUSDET	I	TYPECO_USB20_VBUSDET	TYPECO_USB20_VBUSDET
88	GND	G	GND	Power Ground
89	PCIE30X4_PERSTn_M1_L_4b6_d	I/O	PCIE30X4_PERSTn_M1_L_4b6_d	PCIE30X4_PERSTn_M1_L_4b6_d
90	PCIE30_PORT1_RX2P	I	PCIE30_PORT1_RX2P	PCIE30_PORT1_RX2P
91	GND	G	GND	Power Ground
92	PCIE30_PORT1_RX2N	I	PCIE30_PORT1_RX2N	PCIE30_PORT1_RX2N
93	PCIE_PWREN_H_1V8_2c5_d	I/O	PCIE_PWREN_H_1V8_2c5_d	PCIE_PWREN_H_1V8_2c5_d
94	GND	G	GND	Power Ground
95	GND	G	GND	Power Ground
96	PCIE30_PORT1_RX3P	I	PCIE30_PORT1_RX3P	PCIE30_PORT1_RX3P
97	PCIE30X4_CLKREQn_M1_L_4b4_u	I/O	PCIE30X4_CLKREQn_M1_L_4b4_u	PCIE30X4_CLKREQn_M1_L_4b4_u
98	PCIE30_PORT1_RX3N	I	PCIE30_PORT1_RX3N	PCIE30_PORT1_RX3N
99	GND	G	GND	Power Ground
100	GND	G	GND	Power Ground

Pin	J3 Core board pin definition	Type	Function for Mainboard	Default function description
1	GND	G	GND	Power Ground
2	VCC_1V8_S0	O	VCC_1V8_S0	VCC_1V8_S0
3	HDMI1_TX_SBDP/eDP1_TX_AUXP	O	HDMI1_TX_SBDP/eDP1_TX_AUXP	HDMI1_TX_SBDP/eDP1_TX_AUXP
4	VCC_1V8_S0	O	VCC_1V8_S0	VCC_1V8_S0
5	HDMI1_TX_SBDN/eDP1_TX_AUXN	O	HDMI1_TX_SBDN/eDP1_TX_AUXN	HDMI1_TX_SBDN/eDP1_TX_AUXN
6	GND	G	GND	Power Ground
7	GND	G	GND	Power Ground
8	HDMI_RX_D0P_PORT	I	HDMI_RX_D0P_PORT	HDMI_RX_D0P_PORT
9	HDMI1_TX0P_PORT/eDP1_TX_D0P	O	HDMI1_TX0P_PORT/eDP1_TX_D0P	HDMI1_TX0P_PORT/eDP1_TX_D0P
10	HDMI_RX_D0N_PORT	I	HDMI_RX_D0N_PORT	HDMI_RX_D0N_PORT
11	HDMI1_TX0N_PORT/eDP1_TX_D0N	O	HDMI1_TX0N_PORT/eDP1_TX_D0N	HDMI1_TX0N_PORT/eDP1_TX_D0N
12	GND	G	GND	Power Ground
13	GND	G	GND	Power Ground
14	HDMI_RX_D1P_PORT	I	HDMI_RX_D1P_PORT	HDMI_RX_D1P_PORT
15	HDMI1_TX1P_PORT/eDP1_TX_D1P	O	HDMI1_TX1P_PORT/eDP1_TX_D1P	HDMI1_TX1P_PORT/eDP1_TX_D1P
16	HDMI_RX_D1N_PORT	I	HDMI_RX_D1N_PORT	HDMI_RX_D1N_PORT
17	HDMI1_TX1N_PORT/eDP1_TX_D1N	O	HDMI1_TX1N_PORT/eDP1_TX_D1N	HDMI1_TX1N_PORT/eDP1_TX_D1N
18	GND	G	GND	Power Ground
19	GND	G	GND	Power Ground

20	HDMI_RX_D2P_PORT	I	HDMI_RX_D2P_PORT	HDMI_RX_D2P_PORT
21	HDMI1_TX2P_PORT/eDP1_TX_D2P	O	HDMI1_TX2P_PORT/eDP1_TX_D2P	HDMI1_TX2P_PORT/eDP1_TX_D2P
22	HDMI_RX_D2N_PORT	I	HDMI_RX_D2N_PORT	HDMI_RX_D2N_PORT
23	HDMI1_TX2N_PORT/eDP1_TX_D2N	O	HDMI1_TX2N_PORT/eDP1_TX_D2N	HDMI1_TX2N_PORT/eDP1_TX_D2N
24	GND	G	GND	Power Ground
25	GND	G	GND	Power Ground
26	HDMI_RX_CLKP_PORT	I	HDMI_RX_CLKP_PORT	HDMI_RX_CLKP_PORT
27	HDMI1_TX3P_PORT/eDP1_TX_D3P	O	HDMI1_TX3P_PORT/eDP1_TX_D3P	HDMI1_TX3P_PORT/eDP1_TX_D3P
28	HDMI_RX_CLKN_PORT	I	HDMI_RX_CLKN_PORT	HDMI_RX_CLKN_PORT
29	HDMI1_TX3N_PORT/eDP1_TX_D3N	O	HDMI1_TX3N_PORT/eDP1_TX_D3N	HDMI1_TX3N_PORT/eDP1_TX_D3N
30	GND	G	GND	Power Ground
31	GND	G	GND	Power Ground
32	HDMI_RX_SCL_M1_3d2_d	I	HDMI_RX_SCL_M1_3d2_d	HDMI_RX_SCL_M1_3d2_d
33	HDMITX1_SCL_M1_3c6_u	I/O	HDMITX1_SCL_M1_3c6_u	HDMITX1_SCL_M1_3c6_u
34	HDMI_RX_SDA_M1_3d3_d	I	HDMI_RX_SDA_M1_3d3_d	HDMI_RX_SDA_M1_3d3_d
35	HDMITX1_SDA_M1_3c5_u	I/O	HDMITX1_SDA_M1_3c5_u	HDMITX1_SDA_M1_3c5_u
36	HDMI_RX_CEC_3d1_d	I	HDMI_RX_CEC_3d1_d	HDMI_RX_CEC_3d1_d
37	HDMITX1_HPDIN_M0_1V8_1a6_d	I/O	HDMITX1_HPDIN_M0_1V8_1a6_d	HDMITX1_HPDIN_M0_1V8_1a6_d
38	HDMIIRX_HPDPDOUT_H_3d4_d	I/O	HDMIIRX_HPDPDOUT_H_3d4_d	HDMIIRX_HPDPDOUT_H_3d4_d
39	GND	G	GND	Power Ground
40	HDMIIRX_DET_L_1V8_1d5_d	I/O	HDMIIRX_DET_L_1V8_1d5_d	HDMIIRX_DET_L_1V8_1d5_d
41	CLOUT_PWM14_1V8_1d6_u	I/O	CLOUT_PWM14_1V8_1d6_u	CLOUT_PWM14_1V8_1d6_u
42	PCIE20_0_REFCLKP	O	PCIE20_0_REFCLKP	PCIE20_0_REFCLKP
43	GND	G	GND	Power Ground
44	PCIE20_0_REFCLKN	O	PCIE20_0_REFCLKN	PCIE20_0_REFCLKN
45	I2S0_MCLK_1V8_1c2_d	I/O	I2S0_MCLK_1V8_1c2_d	I2S0_MCLK_1V8_1c2_d
46	GND	G	GND	Power Ground
47	GND	G	GND	Power Ground
48	PCIE20_0_TXP/SATA30_0_TXP	O	PCIE20_0_TXP/SATA30_0_TXP	PCIE20_0_TXP/SATA30_0_TXP
49	I2S0_SCLK_TX_1V8_1c3_d	I/O	I2S0_SCLK_TX_1V8_1c3_d	I2S0_SCLK_TX_1V8_1c3_d
50	PCIE20_0_TXN/SATA30_0_TXN	O	PCIE20_0_TXN/SATA30_0_TXN	PCIE20_0_TXN/SATA30_0_TXN
51	HP_DET_L_1V8_1c4_d	I/O	HP_DET_L_1V8_1c4_d	HP_DET_L_1V8_1c4_d
52	GND	G	GND	Power Ground
53	I2S0_LRCK_TX_1V8_1c5_d	I/O	I2S0_LRCK_TX_1V8_1c5_d	I2S0_LRCK_TX_1V8_1c5_d
54	PCIE20_0_RXP/SATA30_0_RXP	I	PCIE20_0_RXP/SATA30_0_RXP	PCIE20_0_RXP/SATA30_0_RXP
55	I2S0_SDO0_1V8_1c7_d	I/O	I2S0_SDO0_1V8_1c7_d	I2S0_SDO0_1V8_1c7_d
56	PCIE20_0_RXN/SATA30_0_RXN	I	PCIE20_0_RXN/SATA30_0_RXN	PCIE20_0_RXN/SATA30_0_RXN

57	GND	G	GND	Power Ground
58	GND	G	GND	Power Ground
59	I2C7_SCL_M0_1V8_1d0_d	I/O	I2C7_SCL_M0_1V8_1d0_d	I2C7_SCL_M0_1V8_1d0_d
60	PCIE20_1_REFCLKP	O	PCIE20_1_REFCLKP	PCIE20_1_REFCLKP
61	I2C7_SDA_M0_1V8_1d1_d	I/O	I2C7_SDA_M0_1V8_1d1_d	I2C7_SDA_M0_1V8_1d1_d
62	PCIE20_1_REFCLKN	O	PCIE20_1_REFCLKN	PCIE20_1_REFCLKN
63	GPIO1_D2_1V8_d	I/O	GPIO1_D2_1V8_d	GPIO1_D2_1V8_d
64	GND	G	GND	Power Ground
65	GPIO1_D3_1V8_d	I/O	GPIO1_D3_1V8_d	GPIO1_D3_1V8_d
66	PCIE20_1_TXP/SATA30_1_TXP	O	PCIE20_1_TXP/SATA30_1_TXP	PCIE20_1_TXP/SATA30_1_TXP
67	I2S0_SDIO_1V8_1d4_d	I/O	I2S0_SDIO_1V8_1d4_d	I2S0_SDIO_1V8_1d4_d
68	PCIE20_1_TXN/SATA30_1_TXN	O	PCIE20_1_TXN/SATA30_1_TXN	PCIE20_1_TXN/SATA30_1_TXN
69	GND	G	GND	Power Ground
70	GND	G	GND	Power Ground
71	EDP_BL_PWM12_4b5_d	I/O	EDP_BL_PWM_4b5_d	EDP_BL_PWM_4b5_d
72	PCIE20_1_RXP/SATA30_1_RXP	I	PCIE20_1_RXP/SATA30_1_RXP	PCIE20_1_RXP/SATA30_1_RXP
73	GND	G	GND	Power Ground
74	PCIE20_1_RXN/SATA30_1_RXN	I	PCIE20_1_RXN/SATA30_1_RXN	PCIE20_1_RXN/SATA30_1_RXN
75	BT_WAKE_HOST_H_1V8_1a0_d	I/O	BT_WAKE_HOST_H_1V8_1a0_d	BT_WAKE_HOST_H_1V8_1a0_d
76	GND	G	GND	Power Ground
77	WIFI_WAKE_HOST_H_1V8_1a1_d	I/O	WIFI_WAKE_HOST_H_1V8_1a1_d	WIFI_WAKE_HOST_H_1V8_1a1_d
78	PCIE20_2_REFCLKP	O	PCIE20_2_REFCLKP	PCIE20_2_REFCLKP
79	LVDS_BL_EN_1V8_1a2_d	I/O	LVDS_BL_EN_1V8_1a2_d	LVDS_BL_EN_1V8_1a2_d
80	PCIE20_2_REFCLKN	O	PCIE20_2_REFCLKN	PCIE20_2_REFCLKN
81	VCC3V3_PWR_EN_1V8_1a3_d	I/O	VCC3V3_PWR_EN_1V8_1a3_d	VCC3V3_PWR_EN_1V8_1a3_d
82	GND	G	GND	Power Ground
83	USB_OTG_PWREN_H_1V8_1a4_d	I/O	USB_OTG_PWREN_H_1V8_1a4_d	USB_OTG_PWREN_H_1V8_1a4_d
84	PCIE20_2_TXP/SATA30_2_TXP	O	PCIE20_2_TXP/SATA30_2_TXP	PCIE20_2_TXP/SATA30_2_TXP
85	SPK_CTL_L_1V8_1a7_u	I/O	SPK_CTL_L_1V8_1a7_u	SPK_CTL_L_1V8_1a7_u
86	PCIE20_2_TXN/SATA30_2_TXN	O	PCIE20_2_TXN/SATA30_2_TXN	PCIE20_2_TXN/SATA30_2_TXN
87	WIFI_REG_ON_H_1V8_1b0_u	I/O	WIFI_REG_ON_H_1V8_1b0_u	WIFI_REG_ON_H_1V8_1b0_u
88	GND	G	GND	Power Ground
89	HOST_WAKE_BT_H_1V8_1b1_d	I/O	HOST_WAKE_BT_H_1V8_1b1_d	HOST_WAKE_BT_H_1V8_1b1_d
90	PCIE20_2_RXP/SATA30_2_RXP	I	PCIE20_2_RXP/SATA30_2_RXP	PCIE20_2_RXP/SATA30_2_RXP
91	BT_REG_ON_H_1V8_1b2_d	I/O	BT_REG_ON_H_1V8_1d7_u	BT_REG_ON_H_1V8_1d7_u
92	PCIE20_2_RXN/SATA30_2_RXN	I	PCIE20_2_RXN/SATA30_2_RXN	PCIE20_2_RXN/SATA30_2_RXN
93	CLKOUT_PWM15_1V8_1d7_u	I/O	CLKOUT_PWM15_1V8_1d7_u	CLKOUT_PWM15_1V8_1d7_u

94	GND	G	GND	Power Ground
95	GND	G	GND	Power Ground
96	PCIEx1_0_WAKEn_M1_L_1V8_1b3_d	I/O	PCIEx1_0_WAKEn_M1_L_1V8_1b3_d	PCIEx1_0_WAKEn_M1_L_1V8_1b3_d
97	PCIEx1_0_CLKREQn_M1_L_1V8_1b5_u	I/O	PCIEx1_0_CLKREQn_M1_L_1V8_1b5_u	PCIEx1_0_CLKREQn_M1_L_1V8_1b5_u
98	PCIEx1_0_PERSTn_M1_L_1V8_1b4_u	I/O	PCIEx1_0_PERSTn_M1_L_1V8_1b4_u	PCIEx1_0_PERSTn_M1_L_1V8_1b4_u
99	GND	G	GND	Power Ground
100	GND	G	GND	Power Ground
Pin	J4 Core board pin definition	Type	Function for Mainboard	Default function description
1	GND	G	GND	Power Ground
2	MIPI_CSI0_CLK0P	I	MIPI_CSI0_CLK0P	MIPI_CSI0_CLK0P
3	MIPI_DPHY0_TX_CLKP	I	MIPI_DPHY0_TX_CLKP	MIPI_DPHY0_TX_CLKP
4	MIPI_CSI0_CLK0N	I	MIPI_CSI0_CLK0N	MIPI_CSI0_CLK0N
5	MIPI_DPHY0_TX_CLKN	I	MIPI_DPHY0_TX_CLKN	MIPI_DPHY0_TX_CLKN
6	GND	G	GND	Power Ground
7	GND	G	GND	Power Ground
8	MIPI_CSI0_D0P	I	MIPI_CSI0_D0P	MIPI_CSI0_D0P
9	MIPI_DPHY0_TX_D0P	I	MIPI_DPHY0_TX_D0P	MIPI_DPHY0_TX_D0P
10	MIPI_CSI0_D0N	I	MIPI_CSI0_D0N	MIPI_CSI0_D0N
11	MIPI_DPHY0_TX_D0N	I	MIPI_DPHY0_TX_D0N	MIPI_DPHY0_TX_D0N
12	MIPI_CSI0_D1P	I	MIPI_CSI0_D1P	MIPI_CSI0_D1P
13	GND	G	GND	Power Ground
14	MIPI_CSI0_D1N	I	MIPI_CSI0_D1N	MIPI_CSI0_D1N
15	MIPI_DPHY0_TX_D1P	I	MIPI_DPHY0_TX_D1P	MIPI_DPHY0_TX_D1P
16	GND	G	GND	Power Ground
17	MIPI_DPHY0_TX_D1N	I	MIPI_DPHY0_TX_D1N	MIPI_DPHY0_TX_D1N
18	MIPI_CSI0_CLK1P	I	MIPI_CSI0_CLK1P	MIPI_CSI0_CLK1P
19	GND	G	GND	Power Ground
20	MIPI_CSI0_CLK1N	I	MIPI_CSI0_CLK1N	MIPI_CSI0_CLK1N
21	MIPI_DPHY0_TX_D2P	I	MIPI_DPHY0_TX_D2P	MIPI_DPHY0_TX_D2P
22	GND	G	GND	Power Ground
23	MIPI_DPHY0_TX_D2N	I	MIPI_DPHY0_TX_D2N	MIPI_DPHY0_TX_D2N
24	MIPI_CSI0_D2P	I	MIPI_CSI0_D2P	MIPI_CSI0_D2P
25	GND	G	GND	Power Ground
26	MIPI_CSI0_D2N	I	MIPI_CSI0_D2N	MIPI_CSI0_D2N
27	MIPI_DPHY0_TX_D3P	I	MIPI_DPHY0_TX_D3P	MIPI_DPHY0_TX_D3P
28	MIPI_CSI0_D3P	I	MIPI_CSI0_D3P	MIPI_CSI0_D3P
29	MIPI_DPHY0_TX_D3N	I	MIPI_DPHY0_TX_D3N	MIPI_DPHY0_TX_D3N

30	MIPI_CSI0_D3N	I	MIPI_CSI0_D3N	MIPI_CSI0_D3N
31	GND	G	GND	Power Ground
32	GND	G	GND	Power Ground
33	MIPI_DPHY1_TX_CLKP/LVDS_TX0_CLKP	I	MIPI_DPHY1_TX_CLKP/LVDS_TX0_CLKP	MIPI_DPHY1_TX_CLKP/LVDS_TX0_CLKP
34	MIPI_CSI1_CLK0P	I	MIPI_CSI1_CLK0P	MIPI_CSI1_CLK0P
35	MIPI_DPHY1_TX_CLKN/LVDS_TX0_CLKN	I	MIPI_DPHY1_TX_CLKN/LVDS_TX0_CLKN	MIPI_DPHY1_TX_CLKN/LVDS_TX0_CLKN
36	MIPI_CSI1_CLK0N	I	MIPI_CSI1_CLK0N	MIPI_CSI1_CLK0N
37	GND	G	GND	Power Ground
38	GND	G	GND	Power Ground
39	MIPI_DPHY1_TX_D0P/LVDS_TX0_D0P	I	MIPI_DPHY1_TX_D0P/LVDS_TX0_D0P	MIPI_DPHY1_TX_D0P/LVDS_TX0_D0P
40	MIPI_CSI1_D0P	I	MIPI_CSI1_D0P	MIPI_CSI1_D0P
41	MIPI_DPHY1_TX_D0N/LVDS_TX0_D0N	I	MIPI_DPHY1_TX_D0N/LVDS_TX0_D0N	MIPI_DPHY1_TX_D0N/LVDS_TX0_D0N
42	MIPI_CSI1_D0N	I	MIPI_CSI1_D0N	MIPI_CSI1_D0N
43	GND	G	GND	Power Ground
44	MIPI_CSI1_D1P	I	MIPI_CSI1_D1P	MIPI_CSI1_D1P
45	MIPI_DPHY1_TX_D1P/LVDS_TX0_D1P	I	MIPI_DPHY1_TX_D1P/LVDS_TX0_D1P	MIPI_DPHY1_TX_D1P/LVDS_TX0_D1P
46	MIPI_CSI1_D1N	I	MIPI_CSI1_D1N	MIPI_CSI1_D1N
47	MIPI_DPHY1_TX_D1N/LVDS_TX0_D1N	I	MIPI_DPHY1_TX_D1N/LVDS_TX0_D1N	MIPI_DPHY1_TX_D1N/LVDS_TX0_D1N
48	MIPI_CSI1_D2P	I	MIPI_CSI1_D2P	MIPI_CSI1_D2P
49	GND	G	GND	Power Ground
50	MIPI_CSI1_D2N	I	MIPI_CSI1_D2N	MIPI_CSI1_D2N
51	MIPI_DPHY1_TX_D2P/LVDS_TX0_D2P	I	MIPI_DPHY1_TX_D2P/LVDS_TX0_D2P	MIPI_DPHY1_TX_D2P/LVDS_TX0_D2P
52	MIPI_CSI1_D3P	I	MIPI_CSI1_D3P	MIPI_CSI1_D3P
53	MIPI_DPHY1_TX_D2N/LVDS_TX0_D2N	I	MIPI_DPHY1_TX_D2N/LVDS_TX0_D2N	MIPI_DPHY1_TX_D2N/LVDS_TX0_D2N
54	MIPI_CSI1_D3N	I	MIPI_CSI1_D3N	MIPI_CSI1_D3N
55	GND	G	GND	Power Ground
56	GND	G	GND	Power Ground
57	MIPI_DPHY1_TX_D3P/LVDS_TX0_D3P	I	MIPI_DPHY1_TX_D3P/LVDS_TX0_D3P	MIPI_DPHY1_TX_D3P/LVDS_TX0_D3P
58	SDMMC_D0_4d0_u	I/O	SDMMC_D0_4d0_u	SDMMC_D0_4d0_u
59	MIPI_DPHY1_TX_D3N/LVDS_TX0_D3N	I	MIPI_DPHY1_TX_D3N/LVDS_TX0_D3N	MIPI_DPHY1_TX_D3N/LVDS_TX0_D3N
60	SDMMC_D1_4d1_u	I/O	SDMMC_D1_4d1_u	SDMMC_D1_4d1_u
61	GND	G	GND	Power Ground
62	SDMMC_D2_4d2_u	I/O	SDMMC_D2_4d2_u	SDMMC_D2_4d2_u
63	LVDS_VDD_EN_1V8_0a0_d	I/O	LVDS_PWR_EN_0a0_d	LVDS_PWR_EN_0a0_d
64	SDMMC_D3_4d3_u	I/O	SDMMC_D3_4d3_u	SDMMC_D3_4d3_u
65	GND	G	GND	Power Ground
66	SDMMC_CMD_4d4_u	I/O	SDMMC_CMD_4d4_u	SDMMC_CMD_4d4_u

67	GND	G	GND	Power Ground
68	GND	G	GND	Power Ground
69	UART7_TX_M1_SPI1_MISO_M1_3c0_d	I/O	UART7_TX_M1_SPI1_MISO_M1_3c0_d	UART7_TX_M1_SPI1_MISO_M1_3c0_d
70	SDMMC_CLK_4d5_d	I	SDMMC_CLK_4d5_d	SDMMC_CLK_4d5_d
71	UART7_RX_M1_SPI1_CLK_M1_3c1_d	I/O	UART7_RX_M1_SPI1_CLK_M1_3c1_d	UART7_RX_M1_SPI1_CLK_M1_3c1_d
72	GND	G	GND	Power Ground
73	GND	G	GND	Power Ground
74	SDMMC_DET_L_1V8_0a4_u	I/O	SDMMC_DET_L_1V8_0a4_u	SDMMC_DET_L_1V8_0a4_u
75	CAN1_RX_M1_4b2_u	I/O	CAN1_RX_M1_4b2_u	CAN1_RX_M1_4b2_u
76	LCM_RSTn_1V8_1b6_u	I/O	LCM_RSTn_1V8_1b6_u	LCM_RSTn_1V8_1b6_u
77	CAN1_TX_M1_4b3_u	I/O	CAN1_TX_M1_4b3_u	CAN1_TX_M1_4b3_u
78	USB_HOST_PWREN_H_4a0_d	I/O	USB_HOST_PWREN_H_4a0_d	USB_HOST_PWREN_H_4a0_d
79	GND	G	GND	Power Ground
80	SYS_WORK_ON_4a7_d	I/O	SYS_WORK_ON_4a7_d	SYS_WORK_ON_4a7_d
81	UART0_TX_M2_4a3_d	I/O	UART0_TX_M2_4a3_d	UART0_TX_M2_4a3_d
82	GPIO4_A1_d	I/O	GPIO4_A1_d	GPIO4_A1_d
83	UART0_RX_M2_4a4_d	I/O	UART0_RX_M2_4a4_d	UART0_RX_M2_4a4_d
84	GPIO4_A2_d	I/O	GPIO4_A2_d	GPIO4_A2_d
85	GND	G	GND	Power Ground
86	UART8_TX_M0_4b0_d	I/O	UART8_TX_M0_4b0_d	UART8_TX_M0_4b0_d
87	UART3_TX_M2_4a5_d	I/O	UART3_TX_M2_4a5_d	UART3_TX_M2_4a5_d
88	UART8_RX_M0_4b1_u	I/O	UART8_RX_M0_4b1_u	UART8_RX_M0_4b1_u
89	UART3_RX_M2_4a6_d	I/O	UART3_RX_M2_4a6_d	UART3_RX_M2_4a6_d
90	I2C3_SDA_M0_1V8_1c0_z	I/O	I2C3_SDA_M0_1V8_1c0_z	I2C3_SDA_M0_1V8_1c0_z
91	GND	G	GND	Power Ground
92	I2C3_SCL_M0_1V8_1c1_z	I/O	I2C3_SCL_M0_1V8_1c1_z	I2C3_SCL_M0_1V8_1c1_z
93	GND	G	GND	Power Ground
94	VCCA_3V3_S0	O	VCCA_3V3_S0	VCCA_3V3_S0
95	GND	G	GND	Power Ground
96	VCCA_3V3_S0	O	VCCA_3V3_S0	VCCA_3V3_S0
97	GND	G	GND	Power Ground
98	VCC3V3_LCD	O	VCC3V3_LCD	VCC3V3_LCD
99	GND	G	GND	Power Ground
100	VCC3V3_LCD	O	VCC3V3_LCD	VCC3V3_LCD

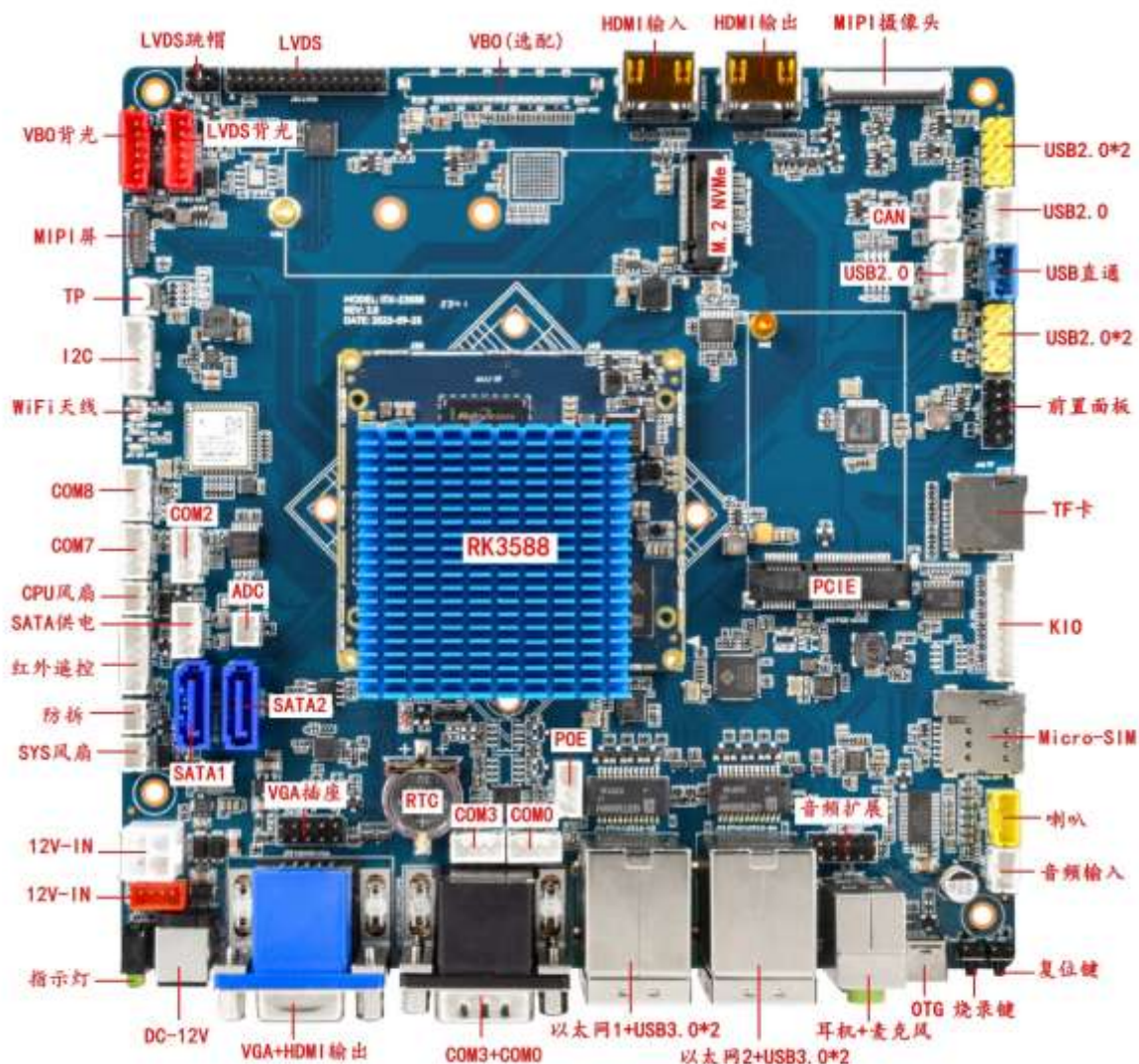
注：网络名有标注 1V8，说明该接口的电压是 1.8V；没有标注具体电压的接口则默认 3.3V 电压。

第五章 电流参数表

项目		最小	典型	最大
电源参数	电压	3.3V	4.0V	4.3V
	波纹	--	50mV	--
	RTC	--	0.9uA	--
	开机电流	194mA	297mA	425 mA
	桌面静态电流	--	210mA	--
环境	相对湿度	10%	--	90%
	工作温度	-20℃	--	70℃
	存储温度	-30℃	--	80℃

第六章 ITX-C3588 参考板

下图为我司 ITX-C3588 产品设计底板示意图，ITX-C3588 底板的详细功能定义请参考相应的硬件手册。



俯视图 Top view



正面图 Front view

第七章 资料列表

可提供核心板+底板的相关资料：(蓝色资料可公开，其他资料联系主板厂家技术提供)

- C-3588 核心板产品规格书
- C-3588 核心板机械图
- ITX-C3588 主板产品规格书
- ITX-C3588 底板机械图
- ITX-C3588 主板测试使用指南
- C-3588 核心板原理图
- C-3588 核心板 PCB 封装
- ITX-C3588 底板原理图
- ITX-C3588 底板 BOM
- MCU 单片机+RTC 看门狗参考电路图
- RK3588 安卓 12.0 系统和 Linux 系统镜像包
- SDK 开发包